

Memorial Acadêmico para Progressão à Classe de Titular 1995–2017

Roberto A Hexsel

Departamento de Informática — UFPR

7 de agosto de 2017

1 Apresentação

Memory is the mother of all wisdom. Aeschylus.

Esquecer é uma necessidade. Machado de Assis, em Verba testamentária.

Este texto contém um histórico dos meus 22 anos nesta UFPR. Minha vida acadêmica iniciou-se na Univ. Federal do Rio Grande do Sul, prosseguiu na Universidade Estadual de Campinas e avançou com o doutoramento na Universidade de Edimburgo. Imediatamente após o doutoramento, ingressei na UFPR, onde trabalho deste então.

O texto está assim organizado: a Seção 2 descreve minha formação acadêmica e a Seção 3 descreve minha experiência profissional anterior à UFPR; a Seção 4 descreve minha experiência no ensino de graduação, e a Seção 5 minha experiência no ensino da Pós-graduação; a Seção 6 apresenta parte da minha produção intelectual enquanto docente desta UFPR, e que inclui o trabalho das minhas orientadas e orientados na Pós-graduação; a Seção 7 lista os trabalhos de extensão acadêmica, e a Seção 8 apresenta os projetos de pesquisa que coordenei; a Seção 9 descreve o trabalho desenvolvido na coordenação do Bacharelado em Ciência da Computação; as Seções 10, 11, 12, 13, e 14 descrevem brevemente minhas atividades de consultoria e de avaliação dos trabalhos dos meus pares na academia; e a Seção 15 tenta apor um fecho a um história que não se encerrou.

2 Formação Acadêmica

Dos 22 anos de educação formal, somente os três anos do Científico, hoje chamado de Ensino Médio, não foram cursados em escola pública, ou com bolsa de estudos provida pelo contribuinte. Meu débito com a educação pública, gratuita e de qualidade é grande, e tento retribuir da melhor forma que me é possível.

2.1 Engenharia Elétrica, UFRGS

Me graduei Engenheiro Eletricista pela UFRGS em dezembro de 1983. Enquanto aluno de EE, cursei 39 créditos do Curso de Extensão em Engenharia de Sistemas, ministrado pela Pós-Graduação em Ciência da Computação da UFRGS, durante 1982 e 1983. Por conta

dessas disciplinas, minha formação foi, em boa medida, precursora do que hoje se conhece por “Engenharia de Computação”.

Fui monitor da disciplina *Eletricidade*, do Departamento de Engenharia Elétrica da UFRGS no segundo semestre de 1983. Fui representante discente no Plenário do Depto. de Engenharia Elétrica da UFRGS, durante 1982-83. Fui representante discente no Colegiado do Depto. de Engenharia Elétrica da UFRGS, durante 1983. Já naquela época começava a me considerar um membro perene da Universidade.

2.2 Mestrado em Ciência da Computação, Unicamp

Recebi o grau de Mestre em Ciência da Computação pelo Departamento de Ciência da Computação da Unicamp em 1988, sob a orientação de Rogério Drummond B P Filho. A dissertação descrevia minha implementação de um sistema operacional (baseado no Xinu [16]) para um multiprocessador para aplicações industriais [29, 41, 42]. O “tempo real” do título era inviável na prática porque o Xinu não fora projetado para tal aplicação – essa percepção não foi imediata.

Fui aluno da pós-graduação em tempo parcial, enquanto trabalhava no Instituto de Automação do Centro Tecnológico para Informática. Em larga medida, aprendi a escrever programas de computador ao cursar as disciplinas ministradas por Arthur J Catto e Rogério Drummond.

Obtive 670 pontos (de 700) no *Test of English as a Foreign Language* (TOEFL), em 1988.

2.3 Doutorado em Ciência da Computação, Universidade de Edimburgo

Recebi o grau de Doutor em Ciência da Computação pela Universidade de Edimburgo, em janeiro de 1995 (defesa em setembro de 1994), supervisionado por Nigel P Topham.

Nigel trabalhou no projeto do MU6, por sua vez sob supervisão de Roland N Ibbet. Roland pertenceu ao time que projetou os computadores MU5 e MU6, sob o comando de Tom Kilburn, na Universidade de Manchester. Kilburn é um dos autores do artigo pioneiro que descreve Memória Virtual [46].

Minha dissertação, intitulada *A Quantitative Performance Evaluation of SCI Memory Hierarchies*, descreve a avaliação de desempenho, por simulação e analítica, de um computador hipotético com memória logicamente compartilhada e fisicamente distribuída [30]. A coerência entre as caches e a rede de comunicação empregava a *Scalable Coherent Interface* (SCI). A SCI era um projeto ambicioso e que daria suporte para máquinas com até 64K nós, todos com caches coerentes.

Os resultados da avaliação de desempenho foram negativos. A largura de banda efetiva (simulada) ficou em torno de 10-30% da vazão de pico por conta dos custos elevados da coerência entre as caches. A tecnologia SCI não vingou como o pretendido, mas dela evoluíram as atuais interconexões seriais de alta velocidade e sinalização diferencial de baixa voltagem (*Low Voltage Differential Signalling*, LVDS). Diretamente da tese resultaram as publicações [43, 44, 45].

Como parte do trabalho, propus cerca de 20 correções à especificação formal dos protocolos de comunicação e de coerência entre caches. Tais correções foram aceitas e incorporadas à especificação.

Enquanto doutorando, fui monitor do laboratório de programação (C, Pascal e ML), para alunos de primeiro ano de Ciência da Computação nos anos acadêmicos de 90/91, 91/92

e 92/93. Fui tutor nas disciplinas do terceiro ano de Ciência da Computação: (i) *Programming Methodology* em 90/91; (ii) *Operating Systems* 91/92; e (iii) *Computer Architecture*, em 91/92, um trimestre em cada uma delas.

Durante minha estada em Edimburgo, trabalhei com Michael P Fourman na derivação de implementações de circuitos a partir de suas especificações formais. Deste trabalho resultou um capítulo de livro [24].

3 Experiência como Engenheiro

“Você trabalha ou é professor?” Escutado com mais frequência do que eu gostaria.

Enquanto estudante de Engenharia, fiz três estágios, dois na indústria e um na academia. Nos três, trabalhei no desenvolvimento de (pequenos) sistemas digitais, em sua maioria empregando circuitos MSI da família TTL. No estágio obrigatório fui orientado por Renato Brito, enquanto que no grupo de Computação Gráfica da UFRGS fui orientado por Anatólio Laschuck. Aos dois, Brito e Laschuck, devo uma boa parte do que aprendi sobre a implementação e depuração de circuitos “de verdade”, especialmente a “arte da depuração paciente”.

Após a graduação, fui contratado como Engenheiro de Projeto Jr. na Chronos Produtos Eletrônicos Ltda., em Porto Alegre, de janeiro a novembro de 1984, quando desenvolvi módulos para controlador de processos industriais com o microprocessador Intel-8085, e *software* para sistemas de automação industrial. Nestas últimas atividades descobri que não sabia, de fato, o que significava “programar um computador”. A experiência com a falta de escrúpulos do gerente de vendas daquela empresa não poderia ter sido pior – aprender como *não fazer* também é aprendizado útil.

Em busca de horizontes mais amplos¹, busquei trabalho e fui contratado como Engenheiro de Projeto Jr. no Instituto de Automação do Centro Tecnológico para Informática, em Campinas, SP. Lá projetei sistemas digitais com microprocessadores para sistemas de controle industrial (microprocessadores Intel 8085, Zilog Z80 e Motorola MC68000), e desenvolvi um núcleo de sistema operacional para um multiprocessador com até 6 CPUs MC68000. Este foi meu projeto de mestrado, e graças a Rogério Drummond, o núcleo implementa elegantemente as abstrações de processo, semáforos e caixas-postais distribuídos [29, 41].

Na UFPR, gerei os sistemas computacionais do Departamento de Informática em dois períodos, 1997-98 e 2004-06. A experiência de pastorear o que era então um “zoológico de *hardware*”, com o valioso auxílio de Renato Carmo e Marcos Castilho, foi reportada em [12, 9]. Estes foram tempos sobrios sob governo pelo PSDB, e trabalhamos na tentativa de atender às demandas do DInf com os escassos recursos de *hardware* disponíveis.

4 Ensino de Graduação

*Você trabalha ou é professor?
Quando sou professor não consigo trabalhar.*

Entendo que não há trabalho mais importante na academia do que o ensino de graduação. Em sendo a minha especialidade *hardware*, acredito ter facilidade para apresentar aos discentes os conceitos de *abstração* e *interfaces* porque estes são mais evidentes e palpáveis em circuitos do que com código fonte. Este tema é discutido e explicitado em [39].

¹Nas sábias palavras de Laschuck, “sair à conquista do velho oeste”, que é onde se situa o Silicon Valley.

Dois livros didáticos, um sobre Sistemas Digitais [35] e outro sobre Transmissão de Dados [11] foram publicados como resultado de experiências em sala de aula. O livro sobre Sistemas Digitais terá sua segunda edição submetida para publicação em breve. Um terceiro livro, este sobre Software Básico, está em preparação [37].

4.1 Disciplinas

Vejamos as disciplinas ministradas no Bacharelado em Ciência da Computação (BCC) da UFPR, na ordem cronológica de início das ofertas. A mim, me parece ser interessante por si só, o cômputo do número dos discentes matriculados nas disciplinas ministradas. A contagem do número de matrículas não é exata porque alguns alunos podem ter cursado uma certa disciplina mais de uma vez. Nos gráficos de taxa de aprovação, a declividade das taxas foi obtida com o método dos mínimos quadrados.

CI212 – Organização e Arquitetura de Computadores Desde que ingressei na UFPR, ainda como bolsista recém-doutor, ‘Arquitetura’ costumava ser “a minha” disciplina, embora recentemente a preferência tenha migrado para CI210 e CI064, por conta de um certo cansaço, causado pelas inumeráveis, embora contáveis, repetições.

Foram 1.375 matrículas, 643 aprovações (0,47 aprov/matr), em 27 turmas até 2016-2. A Figura 1 mostra o número de matriculados e de aprovados, ao longo dos semestres. As aprovações são mostradas com e sem a distorção provocada pelos desistentes. Ao longo de 21 anos, a taxa de aprovação efetiva decresce 1,3% ao ano. Foram muitas as turmas com mais de 60 alunos, e algumas com mais de 80 alunos em sala. Aparentemente, há alguma correlação entre o tamanho da turma e o número de aprovações. A pior taxa de aprovação ocorreu em 1998-2, no semestre em que me divorciei.

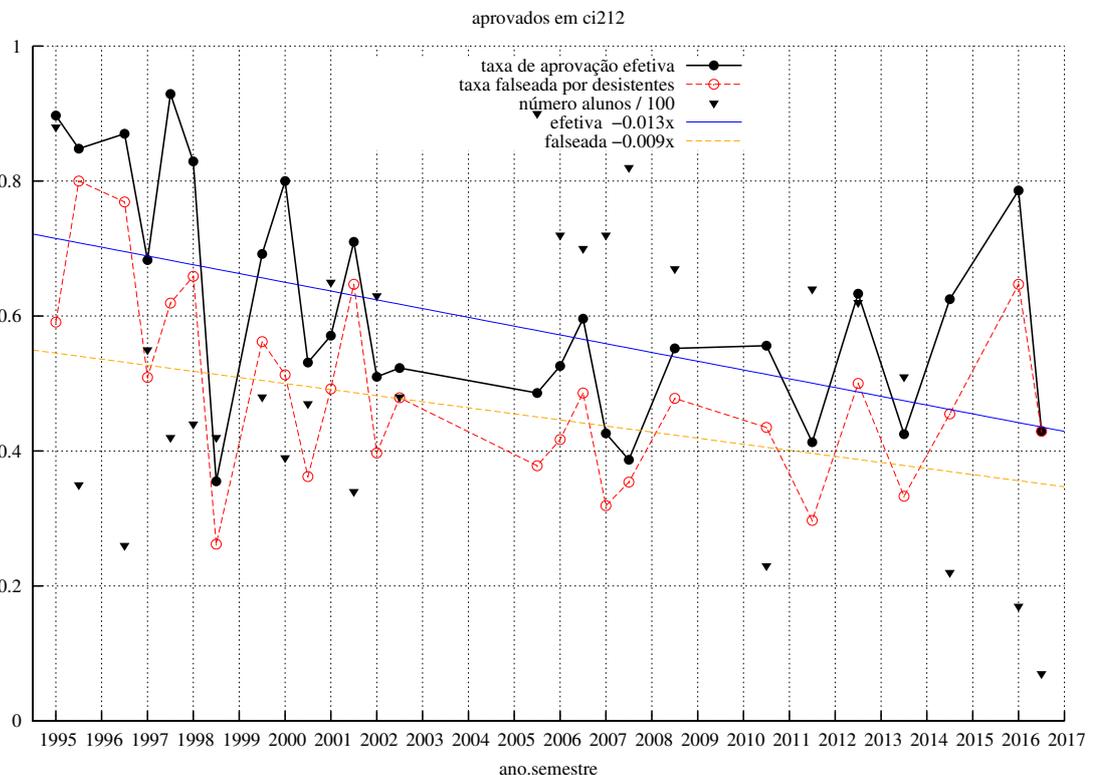


Figura 1: Matrículas e aprovações em CI212.

CI222 – Comunicação de Dados Me julgava um conhecedor de “redes de computadores”, porque afinal, este fora um tópico importante do meu doutorado. A realidade foi chocante: confrontado com o programa desta disciplina, mais uma sala cheia de alunos curiosos – em 1995-96 a *Internet* deixava de ser uma criatura mítica – fui obrigado a dispendir um bom tanto de energia para apreender o material que me era novo.

Esta disciplina foi ofertada quatro vezes em 1995-96, com 158 matrículas e 97 aprovados (0,57 aprov/matr).

Das quatro ofertas de CI222 resultou o Relatório Técnico 005/2001 [31], com 228 páginas, e que em 2005 foi transformado no livro *Universidade Redes* por Tadeu Carmona [11] – o texto original foi adaptado na editoração e algo de qualidade se perdeu. Eu dava o material por perdido, e a possibilidade de publicação como livro, com um mínimo de esforço, pareceu uma boa ideia na época. Este almoço não foi grátis.

Na reforma curricular, logo após a última oferta, esta disciplina foi transformada em CI058 – Redes I, e colegas mais bem preparados a ofertam desde então.

CI210 – Projetos Digitais e Microprocessadores Esta disciplina foi ofertada 25 vezes, com 1.165 matrículas e 487 aprovados (0,42 aprov/matr). A Figura 2 mostra os números para esta disciplina ao longo do tempo. A taxa média de aprovação efetiva cai 0,5% com o tempo.

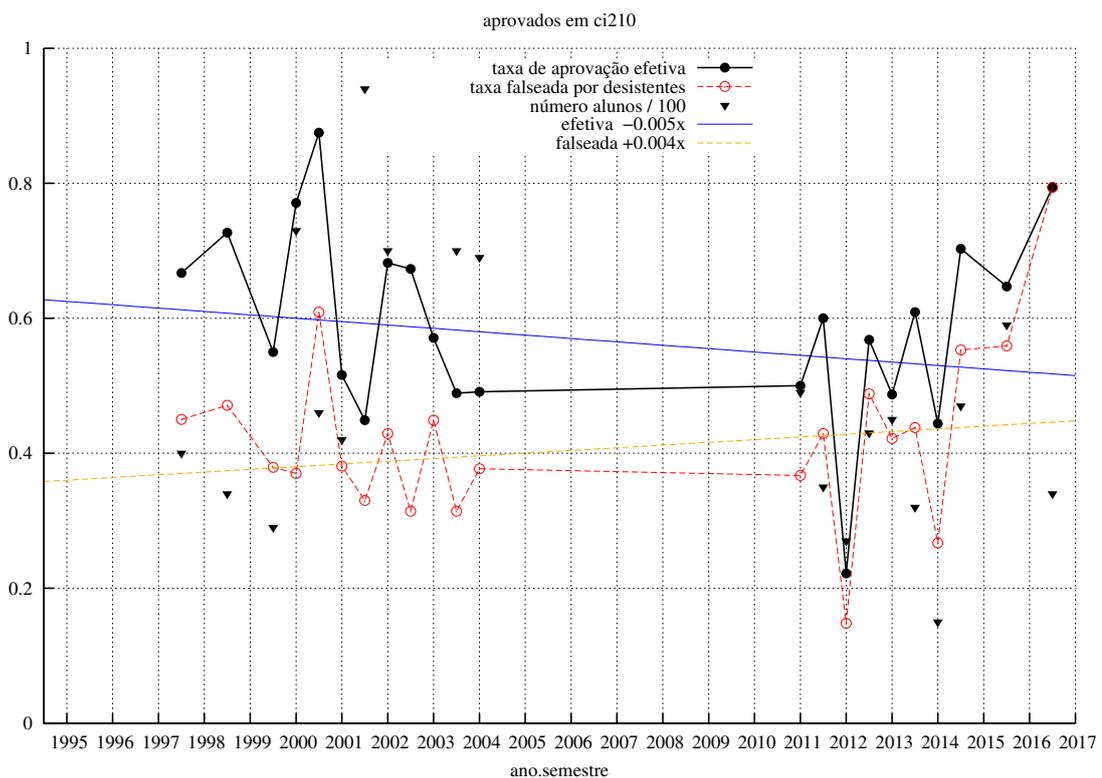


Figura 2: Matrículas e aprovações em CI210.

Foram ofertadas, por mim, duas ‘versões’ desta disciplina. Na primeira versão, os discentes eram instados a implementar o modelo de simulação de um microprocessador de 16 bits, que macaqueava o processador do livro de Arquitetura, e que era portanto denominado ‘Mico’. O Mico evoluiu ao longo de nove encarnações. Os simuladores de circuitos digitais empregados naquela época eram o chipmunk e o TKgate, que replicavam minha experiência com a implementação de circuitos em tecnologia TTL, obsoleta já naquela época.

Na segunda versão, esta definida pela Câmara de Sistemas do BCC, o conjunto de instruções a ser implementado é o processador MIPS, em versão monociclo (ou ciclo-longo), e tendo como veículo de modelagem e simulação a linguagem VHDL, com as ferramentas *ghdl* – compilador de VHDL – e *gtkwave* – visualizador de diagramas de tempo. VHDL é uma linguagem de programação que permite modelar circuitos; da sua compilação podem resultar simuladores – usados nesta disciplina – ou *netlists* que são usadas na síntese dos circuitos descritos pelo código VHDL.

Do interregno entre as duas versões resultou o livro *Sistemas Digitais e Microprocessadores*² [35]. O processador no livro é décima versão do Mico, modelado em VHDL. Uma segunda edição do livro, com, ao menos, uma centena de páginas novas, encontra-se em preparação. O processador nesta segunda edição é o MIPS, em que pese o Mico ser um processador didático assaz interessante pela sua simplicidade e funcionalidade. O que falta ao Mico são ferramentas de *software* tais como montadores e compiladores.

Desde 2011 tenho trabalhado no material para cinco laboratórios em que os conceitos básicos de VHDL são apresentados aos discentes. Além do texto, com mais de 60 páginas (em 2017-2), estes laboratórios empregam perto de 5.000 linhas de código VHDL na infraestrutura e nos protótipos das unidades de projeto que os discentes devem estender e/ou desenvolver. Uma boa parte deste material será incorporado à segunda edição do livro.

O ensino de VHDL para alunos no segundo semestre do curso deve ser encarado com cuidado e parcimônia. No segundo período, os alunos estão aprendendo a linguagem C mais o *assembly* do MIPS na própria disciplina de Projetos. Assim, a apresentação de VHDL deve ser, necessariamente, minimalista – aos discentes é apresentado o mínimo para que eles possam escrever modelos exclusivamente estruturais, nos quais ‘fios’ são substituídos por nomes de sinais. Além disso, um mínimo de material sobre a semântica de ‘estado’ é apresentado para justificar a modelagem de registradores e memória.

CI215 – Sistemas Operacionais CI215 foi ofertada duas vezes em 2003-04, com 85 matrículas e 52 aprovados (0,61 aprov/matr). Nestes semestres dispensei meus esforços para aprender esta complexa e fascinante disciplina. Do ponto de vista de um *bacharel em CC*, acredito que Sistemas Operacionais seja o ápice da pirâmide das *disciplinas de sistemas*.

CI064 – Software Básico Esta disciplina também foi ofertada em duas versões, e há pouco de positivo a dizer sobre a primeira versão, que foi uma tentativa canhestra de adaptar – quase que literalmente – o livro *Linkers and Loaders* [51] para 15 semanas de aula. Esta foi uma má ideia, de que me envergonho.

Por outro lado, a segunda versão, preparada com base em discussões na Câmara de Sistemas do BCC, é algo de que sinto uma boa dose de orgulho. O material sobre ligadores ocupa 1/3 do tempo; 1/4 das aulas são usadas com programação em ambiente Unix; e no restante estuda-se conceitos básicos de sistemas operacionais, que são úteis nesta disciplina e em Arquitetura – que é normalmente cursada no mesmo semestre.

O trabalho prático consiste na implementação, em C e em *assembly*, de um *driver* para uma interface de comunicação serial RS232. O trabalho é difícil por causa da depuração de código que envolve uma ampla gama de eventos de temporização – nos circuitos do processador na escala de 10^{-8} s, e entre as interfaces seriais na escala de 10^{-2} s. Este é o primeiro encontro dos alunos do BCC com eventos relacionados a tempo e que cobrem uma gama de 5-6 ordens de magnitude. É um aprendizado e tanto.

²O título é uma aproximação um tanto desavergonhada para o título do primeiro, e excelente, livro sobre sistemas digitais encontrado por mim, de Herbert Taub, “Circuitos Digitais e Microprocessadores”.

A disciplina foi ofertada 7 vezes, com 269 matrículas e 127 aprovações (0,47 aprov/matr). As taxas de aprovação na Figura 3 mostram uma tendência de melhora de 2,7%, que gosto de pensar que esteja associada à qualidade do material.

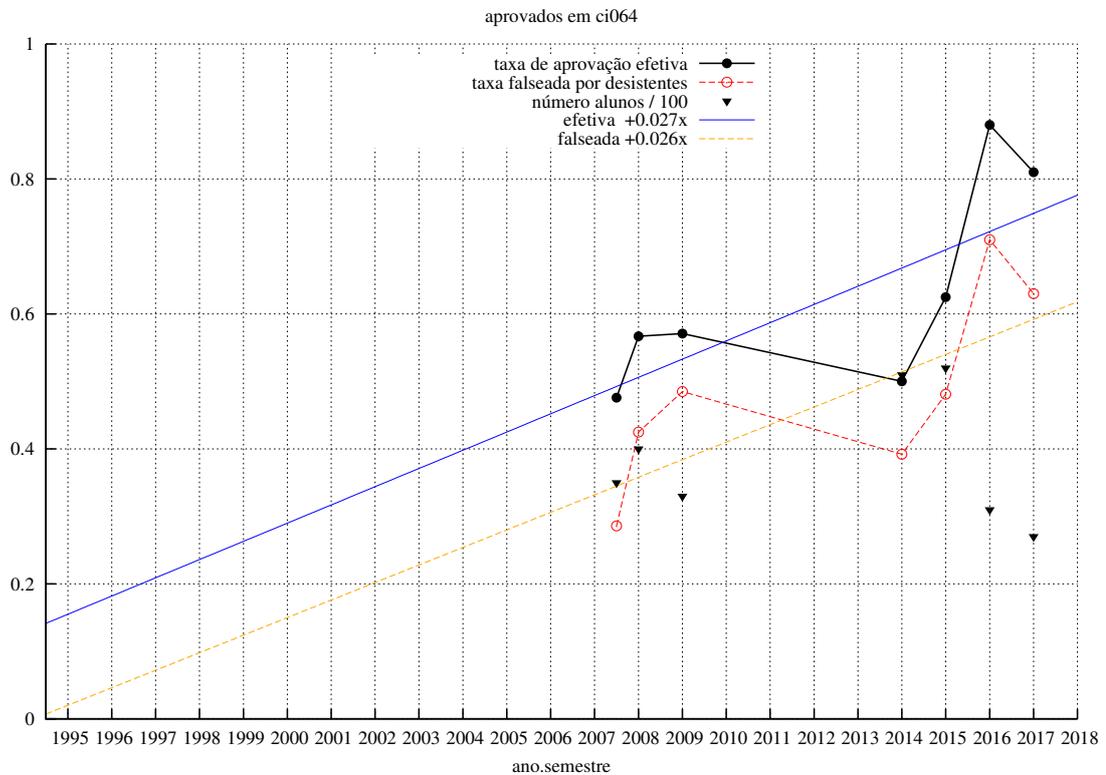


Figura 3: Matrículas e aprovações em CI064.

As notas de aula tem 235 páginas A4. O material dos 10 laboratórios, 6 sobre programação e ferramentas do ambiente Unix, dois sobre *assembly*. e dois sobre a interface de baixo nível entre processador e Sistema Operacional, compreende algo como 100-130 páginas – em HTML, arbitrariamente contadas como seriam exibidas num navegador, perfazendo 8.000 de texto/código HTML. Os laboratórios foram elaborados para que os discentes trabalhem de forma autônoma, com um mínimo de interferência do(s) docente(s). Muitos dos egressos das três últimas edições fazem o autor se sentir orgulhoso de sua prole.

CI086, CI097, CI226, CI312, CI313, CI315 – Arquiteturas Avançadas de Computadores Ao longo dos anos foram ofertadas mais de 20 turmas, sob distintos nomes, com o conteúdo assemelhado ao de CI312 – Arquiteturas Avançadas de Computadores. Estas são disciplinas opcionais, e o conteúdo tem sofrido alguma alteração em função dos interesses de docente e discentes. Geralmente as turmas são pequenas, com 5 a 20 alunos do BCC. Considerando somente as nove turmas de CI086 e CI312, foram 104 matrículas e 86 aprovações (0,83 aprov/matr).

As últimas edições em 2015 e 2017, mais a experiência com as turmas recentes de Software Básico, forneceram subsídios para um artigo a ser submetido a um congresso/seminário sobre educação na área de Sistemas [38].

Professores têm plateia cativa, e ao contrário dos outros tipos de artista, nós é quem avaliamos nosso público. Infelizmente ignoro quem seja o autor desta sapientíssima frase.

Avaliação dos Discentes Durante meu estágio pós-doutoral em Barcelona, assisti às discussões sobre a adoção do novo padrão de ensino proposto pela União Europeia para o curso de Engenharia Elétrica da Universidade Politécnica da Catalunha. Com base naquela experiência, alterei a forma de avaliação das três disciplinas regulares que leciono no BCC.

Em Projetos Digitais (CI210, segundo semestre) e em Software Básico (CI064, terceiro semestre), o material teórico é acompanhado por vários laboratórios, nos quais o discente deve seguir o roteiro apresentado e efetuar uma série de tarefas, com pouco auxílio pelo docente. Em Arquitetura (CI212, terceiro semestre) são somente dois os laboratórios porque não encontrei uma fórmula para acomodar mais laboratórios no calendário, por conta da quantidade de teoria apresentada em aulas expositivas.

Nas três disciplinas o discente deve resolver individualmente 5-6 listas de exercícios que são corrigidas pelo docente. A nota das avaliações escritas (provas) corresponde a 50-60% do resultado final; o restante advém das avaliações dos laboratórios, trabalho semestral com projeto de desenvolvimento, e listas de exercícios.

Estas tarefas de acompanhamento e avaliação dos discentes demandam uma quantidade não trivial de horas de trabalho. As séries históricas são curtas para uma avaliação mais objetiva, mas minha sensação é de que há ganho de aproveitamento pelos discentes.

Avaliação pelos Discentes Em alguns poucos semestres submeto a oferta da disciplina à avaliação pelos discentes. Tipicamente a avaliação ocorre na semana antes da última prova. As avaliações estão disponíveis a partir da minha página Web, nas páginas das respectivas disciplinas, a saber: CI064 em 2015-1, 2016-1 e 2017-1; CI210 em 2016-2; CI212 em 2002-1; CI215 em 2004-2.

4.2 Trabalhos de Graduação

Orientei 27 trabalhos de graduação, efetuados por 49 alunos. No geral, os temas tem seguido os meus interesses de pesquisa.

Correndo um sério risco de atentar contra a justiça, dois orientados causam particular orgulho. Aristeu Rosanski Filho (2003) é hoje o responsável pela versão corporativa do *kernel* do Linux da distribuição RedHat, que é o *kernel* usado por empresas. Luiz C P Albini (1997) é hoje professor nesta universidade.

Estou certo de que os demais orientados causariam orgulho de mesma intensidade, tivesse eu maior ciência e contato com suas trajetórias profissionais.

4.3 Iniciação Científica

Tenho orientado somente trabalhos de iniciação científica (IC) voluntária, e há uma intersecção inevitável entre os trabalhos de IC e os de conclusão de curso. Quatro trabalhos ganham menção aqui, porque resultaram em publicações em eventos científicos:

- (a) Richard de Souza é coautor de artigo no WSCAD-SSC'09 [59];
- (b) Giuliano Bertonecello e Lucas Koeb publicaram artigo no WIC'11 [8];
- (c) Cainã Trevisan, Clara Daru, Jean Diogo e João Pampanini Filho publicaram artigo no WIC'15 [65]; e
- (d) Alexandre Muller, João Pampanini Filho e Rafael Soares participaram da III Competição de Sistemas Embarcados da Intel, em 2015.

5 Ensino de Pós-Graduação

Ministro a disciplina CI702 – Arquitetura de Computadores no PPGInf. Esta disciplina é, na maioria das ofertas, compartilhada com o BCC, com turmas de CI312 ou CI086. Durante o semestre, os discentes da Pós-Graduação devem ler e resumir de 12 a 14 artigos técnicos fundamentais ao conteúdo da disciplina.

Como resultado de muito incômodo e frustração com a dificuldade demonstrada pelos discentes em produzir textos minimamente inteligíveis, escrevi o *Pequeno Manual da Escrita Técnica*, Relatório Técnico 004/2004 [34]. Aparentemente, este texto tem sido útil aos discentes do PPGInf.

5.1 Orientação na Pós-Graduação

Orientei 14 dissertações de mestrado já defendidas, e trabalhos que resultaram em duas defecções. Atualmente oriento um mestrando. O primeiro discente orientado pelo autor, Aldri dos Santos (1999), é hoje professor nesta universidade. Uma orientação de doutorado não resultou em tese aprovada.

O trabalho junto a meus orientandos é detalhado na Seção 6.

6 Produção Intelectual

A Tabela 1 mostra uma “linha de tempo” com a minha produção, desde que ingressei na UFPR como bolsista recém-doutor³. A coluna ATIVIDADE indica os projetos de pesquisa que conduzi, a coluna MESTRADO indica os alunos que defenderam naquele ano e o número entre parêntesis são os trabalhos de graduação (TG) apresentados. As atividades são descritas nos próximos parágrafos e na Seção 8.

Bolsa RD Durante os anos de 1995-96, recebi bolsa recém-doutor do CNPq.

SCI – Avaliação de desempenho da Scalable Coherent Interface Este projeto foi a continuação do meu trabalho de doutoramento [44, 45], e entre 1998-99 envolveu cooperação com João Paulo Kitajima (UFMG), Philippe Navaux (UFRGS) e Hans-Ulrich Heiss⁴ (Uni Paderborn) e financiamento pela CAPES. Estive em visita técnica de um mês na Uni Paderborn, e recebi o doutorando Enno Rehling por igual período. Deste projeto resultaram dois artigos no SBAC [2, 1].

Clusters – Projeto e avaliação de sistemas de comunicação para aglomerados de PCs A aquisição de interfaces SCI estava fora do meu alcance, e então passei a investigar o uso de interfaces Ethernet na construção de *clusters* de PCs. Deste projeto resultaram quatro Relatórios Técnicos (004/2003 [57], 001/2005 [52], 002/2007 [66], 003/2007 [60]), um artigo no SEMISH’03 [58], e um artigo no SBSEG’05 [20].

³Durante meus primeiros anos na UFPR, eu e outros trabalhamos dobrado para que nossos colegas menos graduados pudessem se afastar para completar seus estudos. Alguns colegas de minha geração, que hoje são pesquisadores reconhecidos pelas agências de fomento, aparentemente ignoram que muitos pianos foram carregados durante seus longos anos de afastamento. Colegas mais jovens tendem a ignorar História.

⁴Na visita à Paderborn, Uli me ensinou que “não existe mau tempo, existe roupa inapropriada”. Minha vida tem sido um bocado mais divertida e interessante desde então.

Tabela 1: Produção Intelectual

ANO	ATIVIDADE	MESTRADO (ALUNOS TG)	PUBLICAÇÕES
1995	SCI, bolsa RD		[44]
1996	SCI, bolsa RD	<i>criação do PPGInf</i>	[45]
1997	SCI	(11)	
1998	SCI		
1999	SCI	Aldri (2)	[2]
2000	SCI, CNS	Denilson	[1]
2001	Clusters, CNS	(3)	[12, 9]
2002	Clusters, CNS, Embarcados	Martin (5)	[28, 19]
2003	Clusters, Embarcados	Patricia (2)	[33, 48, 58]
2004	Clusters, CSC, Embarcados	Thiago (4)	
2005	Clusters, CSC, Embarcados	Sérgio (3)	[68, 20, 11]
2006	Clusters, CSC, Embarcados	Andréia, Leslie, Marcelo (7)	[39, 3]
2007	Embarcados	(2)	
2008	Embarcados	Fabiany, Giancarlo (1)	[26]
2009	Embarcados, BSC	João, Jorge (2)	[17, 59, 63]
2010	MC, BSC		[13]
2011	MC, livro SDM		[64, 8]
2012	MC, livro SDM	(2)	[15, 14, 10, 35]
2013	MC, cMIPS		[40]
2014	MC, cMIPS		
2015	MC, cMIPS	Edmar	[54, 65, 5]
2016	MC, cMIPS, mem. infinita	(3)	[55, 50]
2017	MC, cMIPS, mem. infinita	Lauri	

As dissertações de Aldri, Denilson, Patricia, Thiago, Sérgio, Leslie e Marcelo são fruto deste projeto [22, 23, 56, 21, 53, 67, 61].

CNS – Cartão Nacional de Saúde Trabalhei como consultor para o Ministério da Saúde (PNUD-UNESCO), durante o processo da licitação internacional do Sistema Cartão Nacional de Saúde, e também das fases de contratação e de implantação, de 2000 a 2002.

Deste trabalho resultaram dois artigos no CBIS'02 [28, 19] e um no SEMISH'03 [33], além das valiosíssimas experiências⁵ adquiridas ao trabalhar com Antônio Urban, Dulcídio Pedrosa, Nicolau Meisel, Manoel Renato Machado Filho, Rodolfo Baccarelli, Tadao Takahashi, gerentes e técnicos da Hypercon e da Procomp, e o pessoal do Ministério da Saúde.

Embarcados, MC – Sistemas embarcados e sistemas *multicore* Voltei a me interessar por sistemas embarcados por causa do trabalho junto ao LACTEC (descrito na Seção 8) e aos fornecedores do CNS. Passei a trabalhar na *modelagem e avaliação de desempenho de microprocessadores e de hierarquias de memória para sistemas embarcados*, em três frentes de trabalho:

- (i) a modelagem e avaliação de desempenho de microprocessadores, com as dissertações de Martin, Andréia, Fabiany [47, 4, 49];

⁵Recentemente passei a apreciar, por ter razão de aplicar, uma expressão de um dos companheiros de projeto, Emílio Lucena, que é assaz chula, mas dolorosamente realista. Com referência a X: “*falta muito para X ficar uma bosta*”. Esta frase é de uma eloquência notável quanto dita com um sotaque pernambucano carregado.

- (ii) projeto e avaliação de sistemas de memória, com as dissertações de Giancarlo e João Cláudio [27, 18]; e
- (iii) o projeto de sistemas *multicore* (MC), com as dissertações de Jorge e Edmar [62, 7].

Da cooperação com meus alunos neste projeto resultaram minhas melhores publicações, em número e em qualidade. Artigos completos em eventos foram aceitos e publicados no SEMISH'03 [48], WSCAD'06 [3], SBCCI'08 [26], dois no WSCAD-SSC'09 [63, 59], WSO'09 [17], WSCAD-SSC'12 [10], e dois artigos no SBESC'15 [5, 6]. Além desses, um artigo foi publicado Intl. Journal on High Performance Systems Architecture [64].

BSC – Estágio Sênior no BSC Nos anos de 2009-10 fiz Estágio Sênior no *Barcelona Supercomputing Center* (BSC) com bolsa da CAPES. Da cooperação com Joan Climent, do Departamento de Engenharia Elétrica da Universidade Politécnica da Catalunha resultaram as publicações [13, 14, 15].

cMIPS – um Modelo VHDL do Processador de 5 Estágios MIPS32r2 Este projeto resultou da minha frustração com outros modelos do MIPS, e da vontade de aprender, de fato, a programar em VHDL. O objetivo de longo prazo é disponibilizar uma plataforma aberta e completa para o desenvolvimento de sistemas embarcados⁶.

O modelo consiste de mais de 10.000 linhas de código VHDL, e outro tanto de código C e *assembly* nos programas de teste do modelo [36]. Alguns componentes estão em desenvolvimento (controlador de SDRAM, controlador de cartão SD) para que um sistema completo de memória virtual possa ser implementado na plataforma.

O cMIPS tem sido empregado desde 2013 nas disciplinas de CI212 – Arquitetura de Computadores, CI064 – Software Básico, e CI312 – Arquiteturas Avançadas de Computadores. Um artigo de divulgação foi publicado no Workshop sobre Educação em Arquitetura de Computadores (WEAC'13) [40], e tenho um artigo pronto para submissão sobre minha experiência com o cMIPS em sala de aula [38].

Memória Infinita Como resultado da cooperação informal com Rodolfo Azevedo (DCC-Unicamp) e com Eduardo de Almeida (DInf-UFPR), passei estudar as implicações, do ponto de vista do sistema operacional, da existência de memória infinita – 2^{64} bytes de capacidade parece algo muito infinito – e possivelmente não-volátil. Como parte de seu trabalho de mestrado, Lauri está efetuando a avaliação de desempenho do sistema de memória virtual com segmentação no estilo Multics. Da fase inicial deste trabalho já publicamos um artigo no WSCAD'16 [50].

Material didático Além de pesquisa e desenvolvimento, produzi farto material didático, a saber:

- (i) 600 slides para a disciplina Arquitetura de Computadores (graduação);
- (ii) 710 slides para a disciplina Arquiteturas Avançadas de Computadores (pós-graduação);
- (iii) 228 páginas de material para a disciplina de Comunicação de Dados – este material foi adaptado e transformado em livro [11];

⁶A bem da verdade, eu vinha ‘ensinando’ Arquitetura de Computadores há quase 1/5 de século sem ter jamais implementado um processador “de verdade”. Uma parte importante da motivação para escrever o modelo foi compreender qual é o nível de esforço necessário para ‘implementar’ um processador, em todos os seus detalhes sórdidos. Esta tarefa me custou três anos de trabalho, em tempo parcial. Dentre os muitos resultados palpáveis, aquele realmente importante é que deixei de me sentir uma fraude – depois de o projeto estar (quase) completo, de fato e de direito, sou um “projetista de computador”. Isso não tem preço.

- (iv) 100 páginas de material para a disciplina Sistemas Digitais e Microprocessadores – este material foi adaptado e transformado em livro [35];
- (v) 6 laboratórios com VHDL para a disciplina Sistemas Digitais e Microprocessadores, perfazendo 48 páginas A4, mais 5.000 linhas de código VHDL;
- (vi) 230 páginas de material para a disciplina Software Básico [37]; e
- (v) 12 laboratórios sobre ferramentas de programação e a interface do SO com o processador para as disciplinas de Software Básico e Arquitetura de Computadores.

7 Extensão

Trabalhei como consultor ao Programa Sociedade da Informação, do Ministério da Ciência e Tecnologia, durante seis meses em 2001. Deste trabalho resultou o Relatório Técnico 004/2002, com *Propostas de Ações de Governo para Incentivar o Uso de Software Livre* [32].

Cooperei para a implantação de um sistema de informações para a Pastoral da Criança, em 2002, com Marcos Castilho e Marcos Sunyé e Renato N Kajita.

Trabalhei, com André Guedes e Marcos Castilho, a convite da Secretaria de Estado da Educação, na elaboração do currículo dos cursos profissionalizantes de Informática de Nível Médio [25]. A interação com professores do nível médio, e do interior do estado, foi assaz enriquecedora.

8 Coordenação de Projetos de Pesquisa e Desenvolvimento

Metodologia para especificação de grandes sistemas de informações para governo Este projeto teve origem na minha participação na licitação internacional e posterior implantação do Sistema Cartão Nacional de Saúde, e da participação no Programa Sociedade da Informação. Participaram do projeto os professores Antônio Urban, Bruno Muller Jr, Armando Delgado, e alunos do BCC. Projeto parcialmente financiado pela Secretaria de Saúde do Estado do Paraná.

CSC – Confiabilidade e segurança na comunicação de dados via celular digital para automação Liderei o projeto de desenvolvimento para implementar a comunicação via rede celular, e posteriormente Internet, em equipamentos de monitoração e controle da rede de energia de média e alta tensão. O projeto envolveu a UFPR e o LACTEC, de 2004 a 2006 e foi financiado pelo CNPq. O Dr. Vóldi Zambenedetti era o responsável pelo projeto no LACTEC, e dele participaram os alunos Andréia Barbiero, Marcos Scheffler, Reggie Vivekananda – posteriormente contratados como analistas – Leslie Watter, Fernão Ikoma e Rafael Yamashita. A dissertação de Andréia deriva deste projeto [4].

Laboratório de Sistemas Embarcados Desde 2014 coordeno o Laboratório de Sistemas Embarcados (LSE), que desenvolve pesquisas nas áreas de sistemas embarcados (*embedded systems*), sistemas paralelos (*multicore*), interligação de sistemas embarcados e na avaliação de desempenho destes sistemas.

Participam do Laboratório os professores Armando Delgado, Eduardo Todt, Luís Allan Kunzle, Luiz Albini (coordenador adjunto), Marco A Zanata Alves e Renato Carmo.

9 Coordenação do BCC

Fui vice-coordenador do Bacharelado em Ciência da Computação da UFPR nas duas gestões de André L P Guedes. Fui coordenador do BCC, tendo Renato Carmo como vice. Naquela gestão, o ‘matriculeitor’, que fora desenvolvido e operado por André e Renato, foi usado para reduzir dramaticamente o tamanho das turmas, então superlotadas por alunos que acabariam por desistir das vagas.

Além disso, e talvez o mais importante, Renato e eu efetivamente (re)orientamos alunos com desempenho abaixo do esperado: por ocasião dos ajustes de matrícula, conversávamos com *todos* os discentes que apresentavam baixo desempenho. O ‘visualizeitor’ nos oferecia um histórico completo e detalhado de cada aluno, e isso facilitava sobremaneira a discussão sobre o futuro acadêmico da, ou do, discente.

O ‘matriculeitor’ contemplava *todas* as cláusulas da Resolução CEPE-37/97. Desde sua implantação, o SIE – sistema de matrículas da UFPR – nunca implementou minimamente a Resolução CEPE-37/97, e ao que eu saiba, ninguém foi importunado pelo Ministério Público Federal.

10 Bancas de concursos e de Pós-graduação

Participei de 25 bancas de mestrado, duas de doutorado e duas qualificações de doutorado, na UFPR, CEFET/UTFPR, PUC-PR, UFRGS e Unicamp.

Participei da banca examinadora em 6 concursos para Professor Adjunto, na UFPR, na Unioeste-PR e na UFABC.

Participei da avaliação de curso da Engenharia de Computação, da Universidade Estadual de Ponta Grossa.

11 Prêmios

Duas publicações em conferência foram premiadas. O artigo [13], fruto de colaboração com Joan Climent da Universidade Politécnica da Catalunha, foi escolhido como o “melhor artigo” do SIBIGRAPI de 2010.

A dissertação de mestrado de Giancarlo Heck [27] recebeu o prêmio de “melhor dissertação de mestrado” no Concurso de Teses e Dissertações no WSCAD de 2009.

Fui homenageado em onze formaturas do BCC, mais duas vezes como Paraninfo e outras duas como Patrono.

12 Arbitragem de Produção Intelectual

Participei como avaliador dos veículos e eventos CSBC-CTIC, ICMP, IJCAE, IJES, IJHPSA, IJPP, JBCS, JCST, parCo, RECEN, REIC, SBRC, SBAC-PAD, SEMISH, WSCAD, WSCAD-WEAC, WSCAD-WIC, WSCAD-CTD, e WPerf.

13 Consultoria a Órgãos de Fomento

Trabalhei como avaliador e consultor *ad hoc* de CNPq, CAPES, Fundação de Amparo à Ciência e Tecnologia de Pernambuco (FACEPE), National Science Foundation (NSF) e do IEEE Microprocessor and Microcomputer Standards Committee.

Particpei do comitê do IEEE de avaliação e aprovação da especificação do *FireWire: The IEEE 1394 Serial Bus*, em 1997. O FireWire é um dos barramentos seriais derivados da Scalable Coherent Interface, objeto da minha tese de doutoramento.

14 Colegiados

Os docentes do Departamento de Informática participam de, ao menos, dois colegiados de cursos que sejam clientes de disciplinas ministrados pelo DInf. Assim, já participei dos colegiados dos cursos de Química, Engenharia Elétrica, do Bacharelado em Informática Biomédica, do BCC e do PPGInf.

Participo do Núcleo Docente Estruturante do BCC desde 2015.

15 Coda

Não me parece possível reduzir duas décadas de trabalho a umas tantas páginas sem cometer injustiças por omissão. O trabalho aqui descrito só foi possível pela cooperação direta e indireta dos meus colegas docentes e discentes de Departamento e de Universidade. Do ponto de vista de experiência de vida, é certo que aprendi mais da convivência com meus alunos, do que eles com minhas aulas.

Referências

- [1] R B Ávila, C A F De Rose, T Ferreto, M Barreto, P O A Navaux, R A Hexsel, and H-U Heiss. OptiSCI: a visual environment to optimize the placement of shared memory segments on a SCI cluster. In *XII Symp Computer Architecture and High Performance Computing*, pages 129–135, Set 2000.
- [2] R B Ávila, C A F De Rose, P O A Navaux, R A Hexsel, and H-U Heiss. Modelagem e avaliação de desempenho de agregados conectados por tecnologia sci. In *XI Symp Computer Architecture and High Performance Computing*, pages 107–116, Set 1999.
- [3] Andréia A Barbiero and Roberto A Hexsel. Ambiente de suporte ao projeto de sistemas embarcados. In *WSCAD'06: VII Workshop em Sistemas Computacionais de Alto Desempenho*, pages 1–8, Out 2006.
- [4] Andréia Aparecida Barbiero. Ambiente de suporte ao projeto de sistemas embarcados. Dissertação de mestrado, Departamento de Informática, UFPR, Jul 2006. <http://www.inf.ufpr.br/roberto/dissAndreia.pdf>.
- [5] E A Bellorini, R A Hexsel, and M S Oyamada. cLUPA – ampliador digital de documentos impressos sobre uma plataforma multicore. In *V Simp Bras de Engenharia de Sistemas Computacionais (SBESC'15)*, pages 1–4, 2015.

- [6] E A Bellorini, M S Oyamada, R A Hexsel, A A Giron, and I M S Gimenes. Case study of product line approach to provide embedded and desktop-based applications. In *V Brazilian Symposium on Computing Systems Engineering (SBESC'15)*, pages 106–109, Nov 2015.
- [7] Edmar André Bellorini. cLUPA: um ampliador digital de documentos impressos sobre uma plataforma multicore. Dissertação de mestrado, Departamento de Informática, UFPR, Mar 2015. <<http://www.inf.ufpr.br/roberto/dissEdmar.pdf>>.
- [8] G T Bertoncello, L M Koeb, and R A Hexsel. Extensões ao modelo VHDL do MiniMIPS. In *WIC'11: Workshop de Iniciação Científica (no XVI WSCAD-SSC'11)*, pages 1–4, 2011.
- [9] R J S Carmo, M A Castilho, and R A Hexsel. Aparafusando parafusos: Um modelo de laboratório de computação com qualidade e otimização de recursos. In *Workshop em Ensino de Informática (XXI CSBC)*, 2001.
- [10] Renato Carmo and R A Hexsel. Unpopular addresses should not pollute the cache. In *WSCAD-SSC'12: XIII Workshop em Sistemas Computacionais de Alto Desempenho*, pages 95–102, Out 2012.
- [11] Tadeu Carmona and Roberto A Hexsel. *Universidade Redes*. Editora Digerati, 2005. ISBN 8589535797.
- [12] M A Castilho, R J S Carmo, and R A Hexsel. Um modelo de gestão eficiente de recursos computacionais. In *II Workshop Sobre Software Livre*, 2001.
- [13] Joan Climent, Juan D Blanco, and R A Hexsel. Approximate string matching for iris recognition by means of boosted Gabor wavelets. In *23rd SIBGRAPI Conf on Graphics, Patterns and Images*, pages 40–47, Ago 2010.
- [14] Joan Climent and R A Hexsel. Iris recognition using AdaBoost and Levenshtein distances. *Int J of Pattern Recognition and Artificial Intelligence*, 26(2):20, Ago 2012.
- [15] Joan Climent and R A Hexsel. Particle filtering in the Hough space for instrument tracking. *Computers in Biology and Medicine*, 42(5):614–623, Mai 2012.
- [16] Douglas E Comer. *Operating System Design – The XINU Approach*. Prentice-Hall, 1984.
- [17] João Claudio M de Albuquerque and Roberto A Hexsel. OProfile estendido para depuração de desempenho. In *VI Workshop de Sistemas Operacionais (WSO'09)*, pages 1–4, 2009.
- [18] João Claudio Mussi de Albuquerque. Análise do comportamento da hierarquia de memória com OProfile estendido. Dissertação de mestrado, Departamento de Informática, UFPR, Jul 2009. <http://www.inf.ufpr.br/roberto/dissJoao.pdf>.
- [19] R S M de Barros, S M G Ferreira, and R A Hexsel. Desenvolvimento de solução única de software para o Sistema Cartão Nacional de Saúde. In *CBIS'02: Congr da Soc Bras de Informática em Saúde*, 2002.
- [20] Thiago E B de Mello and R A Hexsel. Correlacionamento distribuído de alertas em sistemas de detecção de intrusão. In *SBSEG'05: Simp Brasileiro em Segurança da Informação e de Sistemas Computacionais*, 2005.

- [21] Thiago Eugênio Bezerra de Mello. Nariz – um sistema de correlacionamento distribuído de alertas. Dissertação de mestrado, Departamento de Informática, UFPR, Jun 2004. <http://www.inf.ufpr.br/roberto/dissThiago.pdf>.
- [22] Aldri Luiz dos Santos. Avaliação de desempenho da comunicação com PVM em ambiente Linux. Dissertação de mestrado, Departamento de Informática, UFPR, Mai 1999. <http://www.inf.ufpr.br/roberto/dissAldri.pdf>.
- [23] Denilson G Farias. Implementação de técnicas *branch and bound* em PVM. Dissertação de mestrado, Departamento de Informática, UFPR, Mar 2000. <http://www.inf.ufpr.br/roberto/dissDenilson.pdf>.
- [24] Michael P Fourman and Roberto A Hexsel. Formal synthesis. In G Birtwistle, editor, *Fourth Higher Order Workshop*, Workshops in Computing, pages 245–264. Springer-Verlag, 1991. ISBN 3-540-19660-9.
- [25] A L P Guedes, M A Castilho, and R A Hexsel. Reformulação curricular dos cursos de educação profissional do setor terciário - informática. Relatório Técnico 002/2005, Depto de Informática, UFPR, Dez 2005.
- [26] Giancarlo C Heck and Roberto A Hexsel. The performance of Pollution Control Victim Cache for embedded systems. In *SBCCI'08: 21st Conf on Integrated Circuits and Systems Design*, pages 46–51, 2008.
- [27] Giancarlo Covolo Heck. Investigação de técnicas de projeto de cache de dados para sistemas embarcados. Dissertação de mestrado, Departamento de Informática, UFPR, Ago 2008. <http://www.inf.ufpr.br/roberto/dissGiancarlo.pdf>.
- [28] R A Hexsel, A E Urban, and R S M de Barros. Arquitetura do sistema cartão nacional de saúde. In *CBIS'02: Congr da Soc Bras de Informática em Saúde*, 2002.
- [29] Roberto A Hexsel. *Núcleo Multiprocessador para Aplicações de Tempo-real*. Dissertação de mestrado, Depto de Ciência da Computação, Univ Estadual de Campinas, Ago 1988.
- [30] Roberto A Hexsel. *A Quantitative Performance Evaluation of SCI Memory Hierarchies*. PhD dissertation, Univ of Edinburgh, Dept of Computer Science, Out 1994. Tech Report CST-112-94.
- [31] Roberto A Hexsel. Redes de dados: Tecnologia e programação. Relatório Técnico RT-DINF 005/2001, Depto. de Informática, UFPR, 2001. <http://www.inf.ufpr.br/roberto/rt005_01.pdf>, 8/5/2012.
- [32] Roberto A Hexsel. Propostas de ações de governo para incentivar o uso de software livre. Tech Report 004/2002, UFPR, Depto de Informática, Out 2002.
- [33] Roberto A Hexsel. Arquitetura dos terminais de atendimento à saúde. In *SEMISH'03: XXX Semin Integrado de Software e Hardware*, pages 359–370, Ago 2003.
- [34] Roberto A Hexsel. Pequeno manual de escrita técnica. Tech Report 004/2004, UFPR, Depto de Informática, Out 2004.
- [35] Roberto A Hexsel. *Sistemas Digitais e Microprocessadores*. Editora da UFPR, 2012. ISBN 978-8573353068.
- [36] Roberto A Hexsel. cMIPS – a synthesizable VHDL model for the classical five stage pipeline. Repositório de *software*, Depto de Informática, UFPR, 2015. Disponível em <<https://github.com/rhexsel/cmips>>.

- [37] Roberto A Hexsel. Software Básico. Notas de aula, Depto. de Informática, UFPR, Jul 2017. <<http://www.inf.ufpr.br/roberto/ci064/swbas.pdf>>.
- [38] Roberto A Hexsel. Why it is so hard to write "system software"? To be submitted, 2017.
- [39] Roberto A Hexsel and Renato Carmo. Ensino de Arquitetura de Computadores com enfoque na interface *Hardware/Software*. In *WEAC'06: Workshop sobre Educação em Arquitetura de Computadores*, pages 9–16, 2006.
- [40] Roberto A Hexsel and Renato Carmo. cMIPS – uma ferramenta pedagógica para o estudo de arquitetura. In *WEAC'13: Workshop sobre Educação em Arquitetura de Computadores*, pages 1–4, 2013.
- [41] Roberto A Hexsel and Rogério B P Drummond. Sincronização e comunicação no multiprocessador MSC. In *SEMISH'88: XV Semin Integrado de Software e Hardware*, pages 1–12, 1988.
- [42] Roberto A Hexsel and Rubens C Machado. Um multiprocessador para aplicações em controle e automação. In *CONAI'88: III Congresso Nacional de Automação Industrial*, pages 1–10, 1988.
- [43] Roberto A Hexsel and Nigel P Topham. The performance of parallel loops on SCI-based memory hierarchies. In *Parallel Computing: Trends and Applications*, pages 703–706. Elsevier Science BV, 1994.
- [44] Roberto A Hexsel and Nigel P Topham. The performance of SCI multiprocessor rings. *Journal of the Brazilian Computer Society*, 1(2):24–37, Jul 1995.
- [45] Roberto A Hexsel and Nigel P Topham. The performance of cache coherency in SCI-based multiprocessors. In *VIII Simp Bras de Arquit de Computadores – Proc de Alto Desempenho*, pages 47–56, Recife, Ago 1996.
- [46] T Kilburn, D B G Edwards, M J Lanigan, and F H Sumner. One-level storage system. In *IRE Trans on Electronic Computers*, EC-11, pages 223–235, 1962.
- [47] Martin Alain Kretscheck. Panalyser, uma ferramenta de baixo impacto para medição de utilização de recursos do sistema operacional Linux. Dissertação de mestrado, Departamento de Informática, UFPR, Mai 2002. <http://www.inf.ufpr.br/roberto/dissMartin.pdf>.
- [48] M A Kretscheck, R A Hexsel, and A L dos Santos. Panalyser, uma ferramenta de baixo impacto para medição de utilização de recursos do sistema operacional linux. In *SEMISH'03: XXX Semin Integrado de Software e Hardware*, pages 345–358, Ago 2003.
- [49] Fabiany Lamboia. Análise comparativa de uso dos conjuntos de instruções dos microprocessadores de 32 bits MIPS, PowerPC e SPARC. Dissertação de mestrado, Departamento de Informática, UFPR, Ago 2008. <http://www.inf.ufpr.br/roberto/dissFabiany.pdf>.
- [50] Lauri P Laux Jr and R A Hexsel. Back to the past: Segmentation with infinite and non-volatile memory. In *WSCAD-SSC'16: XVII Workshop em Sistemas Computacionais de Alto Desempenho*, pages 278–289, Out 2016.
- [51] John R Levine. *Linkers & Loaders*. Morgan Kaufmann, 2000. ISBN 1558604960.

- [52] Sérgio L Marques Filho and R A Hexsel. Uso de *threads* para esconder latência em aplicações paralelas com MPI. Technical Report 001/2005, Departamento de Informática, UFPR, 2005. http://www.inf.ufpr.br/pos/techreport/RT_DINF001_2005.pdf.
- [53] Sérgio Luiz Marques Filho. Uma abordagem *multithread* em aplicações paralelas utilizando MPI. Dissertação de mestrado, Departamento de Informática, UFPR, Mar 2005. <http://www.inf.ufpr.br/roberto/dissSergio.pdf>.
- [54] S J B Queiroz and R A Hexsel. Translating full duplexity into capacity gains for the high-priority traffic classes of IEEE 802.11. In *SAC'15: 30th Annual ACM Symp on Applied Computing*, pages 634–639, Abr 2015.
- [55] S J B Queiroz, J Vilela, and R A Hexsel. Breaking through the full-duplex Wi-Fi capacity gain. In *NoF'16: 7th Int Conf on the Network of the Future*, pages 1–6, Nov 2016.
- [56] Patrícia Sereda. Servidor de vídeo SVFServer. Dissertação de mestrado, Departamento de Informática, UFPR, Ago 2003. <http://www.inf.ufpr.br/roberto/dissPatricia.pdf>.
- [57] Patrícia Sereda and R A Hexsel. Estimativa de banda de vídeo através da utilização de filtros passa-baixa. Technical Report 004/2003, Departamento de Informática, UFPR, 2003. http://www.inf.ufpr.br/pos/techreport/RT_DINF004_2003.pdf.
- [58] Patrícia Sereda and Roberto A Hexsel. Servidor de vídeo SVFserver. In *SEMISH'03: XXX Semin Integrado de Software e Hardware*, pages 257–271, Ago 2003.
- [59] R R Souza, G C Heck, R Carmo, and R A Hexsel. Avaliação de desempenho, área e energia de caches com controle de poluição. In *WSCAD-SSC'09: X Workshop em Sistemas Computacionais de Alto Desempenho*, pages 1–8, Out 2009.
- [60] Marcelo L Stival and R A Hexsel. Avaliação de desempenho de aglomerados de PCs interligados por Ethernet. Technical Report 003/2007, Departamento de Informática, UFPR, 2007. http://www.inf.ufpr.br/pos/techreport/RT_DINF003_2007.pdf.
- [61] Marcelo Loyola Stival. Avaliação de desempenho em aglomerados de PCs interligados por Ethernet. Dissertação de mestrado, Departamento de Informática, UFPR, Set 2006. <http://www.inf.ufpr.br/roberto/dissMarcelo.pdf>.
- [62] Jorge Tortato Jr. Projeto e implementação de multiprocessador embarcado em dispositivos lógicos programáveis. Dissertação de mestrado, Departamento de Informática, UFPR, Ago 2009. <<http://www.inf.ufpr.br/roberto/dissJorge.pdf>>.
- [63] Jorge Tortato Jr and Roberto A Hexsel. MPSoC minimalista com caches coerentes implementado num FPGA. In *WSCAD-SSC'09: X Workshop em Sistemas Computacionais de Alto Desempenho*, pages 1–8, Out 2009.
- [64] Jorge Tortato Jr and Roberto A Hexsel. A minimalist cache coherent MPSoC designed for FPGAs. *Intl. J. High Perf. Systems Architecture*, 3(2-3):67–76, 2011.
- [65] C C Trevisan, C D H Daru, J C K Diogo, J M P Filho, and R A Hexsel. Modelagem e implementação em VHDL de soma e multiplicação em ponto flutuante de 32 bits segundo o padrão IEEE-754. In *WIC'15: Workshop de Iniciação Científica (no XVI WSCAD-SSC'15)*, pages 1–6, 2015.

- [66] Leslie H Watter, Marcelo L Stival, and R A Hexsel. Avaliação de desempenho do protocolo IEEE 802.2-LLC no *kernel* do Linux. Technical Report 002/2007, Departamento de Informática, UFPR, 2007. http://www.inf.ufpr.br/pos/techreport/RT_DINF002_2007.pdf.
- [67] Leslie Harley Watter. Avaliação de desempenho do protocolo IEEE 802.2-LLC no *kernel* do Linux. Dissertação de mestrado, Departamento de Informática, UFPR, Abr 2006. <http://www.inf.ufpr.br/roberto/dissLeslie.pdf>.
- [68] V C Zambenedetti, F R Coutinho, A A Barbiero, R P Siqueira, J G Pereira, and R A Hexsel. Uso de comunicação celular digital utilizando 2.5g para sistemas de automação de energia elétrica. In *SIMPASE'05: VI Simpósio de Automação de Sistemas Elétricos*, Ago 2005.